

第1回 次世代電子実装システム技術講演会 11/25(木) 13:15-15:30

定員 100名

対象 当該テーマに関心のある方はどなたでもご参加いただけます

多様化するMore than Mooreの電子デバイスシステム集積技術に向けて、先端実装技術の産業分野への展開や次世代実装技術の産官学連携開発体制構築を目指した研究会設立の情報をご提供します。

13:15-13:20

オープニング 青柳 昌宏氏

13:20-14:00

電子実装システム技術の新しい潮流



講師：青柳 昌宏氏 国立研究開発法人産業技術総合研究所

先端電子デバイスの実装において、脆弱・薄型チップの実装、微細チップの高集積アレイ構築、量産性の向上、実装コストの削減など、様々な課題の解決が求められている。特に、脆弱で薄型というチップのトレンドは、3元積層LSI、光デバイス、パワーデバイス、MEMSデバイスなどで認められる。高度なチップレベル実装を実現できる、様々な研究開発が行われており、電子実装システム技術における新しい潮流への期待について、ご紹介したい。

プロフィール

1982年通商産業省工業技術院電子技術総合研究所(現在の国立研究開発法人産業技術総合研究所)に入所。以降、超伝導デバイスの集積回路・システム技術、3次元積層実装技術、高速・高密度実装システム技術などの研究開発等に従事。現在、TIA推進センターTIA事務局長。

14:00-14:40 レーザーアブレーションを応用した半導体実装技術の開発

More than Mooreの電子デバイスシステム集積技術に向けて、微小、薄膜チップなど多様化する実装技術への対応が求められている。その解決策の一つとして開発を進めてきたチップへの機械的ストレスの軽減や、超高速転写を期待できるレーザーアブレーションを応用した半導体実装技術を紹介します。

講師：新井 義之氏 東レエンジニアリング株式会社
開発部門 開発部 部長 (工学博士)



14:40-15:10 次世代電子実装システム技術研究会について

次世代実装技術の産官学連携開発体制構築を目指した研究会設立の情報をご紹介します。

根本 俊介 KISTEC 電子技術部 電子デバイスグループ

15:10-15:20 総合質疑

15:20-15:30

エンディング 三橋 雅彦 KISTEC 電子技術部

参加申し込みは、sm-electronic_devices_g@kistec.jpへ詳しくはメール本文をお読みください。

KISTEC Innovation Hub2021
<https://www.kistec.jp/innovation-hub2021/>



お問い合わせ：電子技術部 電子デバイスグループ 根本俊介 E-mail: sm-electronic_devices_g@kistec.jp

主催：地方独立行政法人神奈川県立産業技術総合研究所 (KISTEC)