



# 第7回 次世代電子実装システム技術講演会

2024年

6/21



15:00 - 17:00

会場定員

30名 KISTEC 海老名本部  
カンファレンスルーム

オンライン定員

100名

対象

当該テーマに関心のある方は  
どなたでもご参加いただけます

多様化するMore than Mooreの電子デバイスシステム集積技術に向けて、近年の先端実装技術の産業分野への展開、高速信号伝送技術および積層体観察技術の紹介および次世代実装技術の産官学連携開発体制構築を目指した研究会の情報をご提供します。

15:00-15:05

オープニング 青柳 昌宏 卓越教授 熊本大学 半導体・デジタル研究機構 半導体部門

## 15:05-15:35 銀シードめっき法を用いる高速リジッド基板



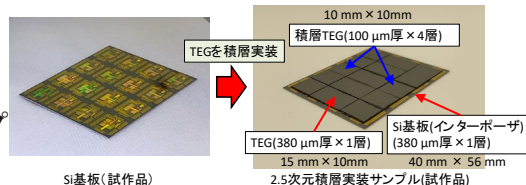
講師：富士川 亘氏 DIC株式会社 ケミトロニクス事業本部  
新材料開発プロジェクト

高速・大容量の通信を実現するために、低損失で信号を送る基板の開発が進められている。基材の低誘電化が開発の中心であるが、高周波帯では、導体の表面粗度に依存する導体損失の影響が無視できない。この課題を解決する手段として、我々は、基材表面を粗化せず、「平滑な界面」上に、導体(銅配線)を形成可能な銀シードめっき法を提案している。本講演では、銀をシード層とするセミアディティブ工法(銀SAP)を紹介し、高速リジッドプリント配線板用途や半導体パッケージ用途への展開について述べる。

## 15:35-16:05 次世代電子実装システム技術研究会の取り組みについて

次世代実装技術の産官学連携開発体制構築を目指した研究会の取り組みについてご紹介します。

根本 俊介 KISTEC 電子技術部 電子デバイスグループ



## 16:05-16:35 先端パッケージ計測の課題解決について

昨今の半導体後工程においては、先端パッケージの一つとして2.xD/3D実装技術が従来にも増して注目されており、それに係る要素技術開発および実用化が産官学一体となって進められています。

この先端パッケージ分野における計測課題を解決するための測定機器について、最新の開発品による測定事例を交えてご紹介致します。

講師：青木 敏彦氏 株式会社ミットヨ 研究開発本部 メカトロニクス開発部



## 16:35-16:50 神奈川県立産業技術総合研究所 電子技術部の紹介

三橋 雅彦 KISTEC 電子技術部 部長

16:50-17:00

エンディング 青柳 昌宏 卓越教授

参加申し込みは、次世代電子実装システム技術研究会HP  
からお申し込み下さい。 こちらをクリックして下さい。



次世代実装システム技術研究会

<https://www.kistec.jp/nepstech/report/>

お問い合わせ：電子技術部 電子デバイスグループ 根本俊介 E-mail: sm-electronic\_devices\_g@kistec.jp

主催：(地独)神奈川県立産業技術総合研究所 (KISTEC)

後援：(一社)エレクトロニクス実装学会、よこはま高度実装技術コンソーシアム